

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-176714

(43)公開日 平成7年(1995)7月14日

(51)Int.Cl.⁶
H 01 L 27/148

識別記号
7376-4M

序内整理番号
H 01 L 27/ 14

F I
B

技術表示箇所

審査請求 有 請求項の数5 FD (全7頁)

(21)出願番号 特願平5-344934

(22)出願日 平成5年(1993)12月20日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 東 寛保

東京都港区芝五丁目7番1号 日本電気株
式会社内

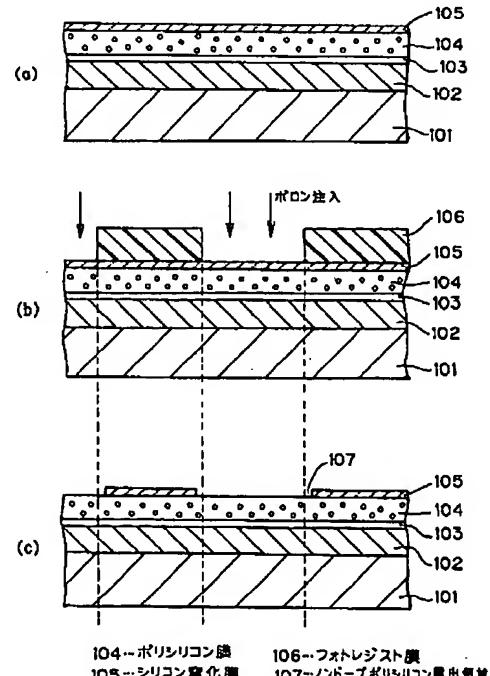
(74)代理人 弁理士 尾身 祐助

(54)【発明の名称】 半導体装置の製造方法

(57)【要約】

【目的】 同一層の転送電極間の距離を狭く加工できる
ようにして、単層の転送電極を可能ならしめ、受光用開
口部の段差を低くしてスミア特性を改善する。

【構成】 半導体基板101上に電荷転送領域102を
形成し、基板上にゲート酸化膜103、ノンドープのポ
リシリコン膜104およびシリコン窒化膜105を形成
する〔(a)図〕。その上にフォトレジスト膜106を
形成しこれをマスクにボロンをイオン注入する〔(b)
図〕。フォトレジスト膜106をマスクにシリコン窒化
膜105をエッチングするとともに所定の距離だけサイ
ドエッチして所定の幅のノンドープポリシリコン露出領
域107を形成する〔(c)図〕。この状態でヒドラン
ジで処理してノンドープのポリシリコン膜をエッチング
して各転送電極を狭い間隙を隔てて分離する。この転送
電極を固体撮像素子の垂直転送レジスタの転送電荷とし
て用いる。



1

【特許請求の範囲】

【請求項1】 半導体基板上にゲート絶縁膜、多結晶シリコン膜およびマスク材料層を順次形成する工程と、前記マスク材料層上に選択的にイオン注入マスク材を形成する工程と、該イオン注入マスク材をマスクにしてボロンをイオン注入する工程と、前記イオン注入マスク材をマスクにして前記マスク材料層をエッチング除去するとともに前記イオン注入マスク材直下の前記マスク材料層を所定距離サイドエッチしてボロンが添加された多結晶シリコン膜の表面およびボロンが添加されていない多結晶シリコン膜の一部の表面を露出させる工程と、ヒドラジンを用いて露出されたボロンが添加されていない多結晶シリコン膜を選択的に除去して前記多結晶シリコン膜を複数の転送電極に分割する工程と、前記マスク材料層をエッチング除去する工程と、を含む半導体装置の製造方法。

【請求項2】 前記マスク材料層がシリコン窒化膜であることを特徴とする請求項1記載の半導体装置の製造方法。

【請求項3】 半導体基板上にゲート絶縁膜、多結晶シリコン膜およびマスク材料層を順次形成する工程と、前記マスク材料層上に選択的に第1のイオン注入マスク材を形成する工程と、該第1のイオン注入マスク材をマスクにしてボロンをイオン注入する工程と、前記第1のイオン注入マスク材をマスクにして前記マスク材料層をエッチング除去するとともに前記第1のイオン注入マスク材直下の前記マスク材料層を所定距離サイドエッチしてボロンが添加された多結晶シリコン膜の表面およびボロンが添加されていない多結晶シリコン膜の一部の表面を露出させる工程と、ヒドラジンを用いて露出されたボロンが添加されていない多結晶シリコン膜を選択的に除去して前記多結晶シリコン膜を複数の転送電極に分割する工程と、前記マスク材料層をエッチング除去する工程と、前記多結晶シリコン膜の不要部分を第2のイオン注入マスク材で被覆する工程と、前記第2のイオン注入マスク材をマスクとして前記多結晶シリコン膜にボロンを添加する工程と、前記第2のイオン注入マスク材をマスクとして前記多結晶シリコン膜にボロンを添加する工程と、前記第2のイオン注入マスク材を除去しヒドラジンを用いて露出したボロンの添加されていない多結晶シリコン膜を除去する工程と、を含む半導体装置の製造方法。

【請求項4】 半導体基板の表面領域内に光電変換領域および電荷転送領域を形成する工程と、前記半導体基板上にゲート絶縁膜、多結晶シリコン膜およびマスク材料層を順次形成する工程と、前記マスク材料層上に選択的にイオン注入マスク材を形成する工程と、該イオン注入マスク材をマスクにしてボロンをイオン注入する工程と、前記イオン注入マスク材をマスクにして前記マスク材料層をエッチング除去するとともに前記イオン注入マスク材直下の前記マスク材料層を所定距離サイドエッチしてボロンが添加された多結晶シリコン膜の表面および

2

ボロンが添加されていない多結晶シリコン膜の一部の表面を露出させる工程と、ヒドラジンを用いて露出されたボロンが添加されていない多結晶シリコン膜を選択的に除去して前記多結晶シリコン膜を複数の転送電極に分割する工程と、前記マスク材料層をエッチング除去する工程と、を含む半導体装置の製造方法。

【請求項5】 半導体基板の表面領域内に光電変換領域および電荷転送領域を形成する工程と、前記半導体基板上にゲート絶縁膜、多結晶シリコン膜およびマスク材料層を順次形成する工程と、前記マスク材料層上に選択的に第1のイオン注入マスク材を形成する工程と、該第1のイオン注入マスク材をマスクにしてボロンをイオン注入する工程と、前記第1のイオン注入マスク材をマスクにして前記マスク材料層をエッチング除去するとともに前記第1のイオン注入マスク材直下の前記マスク材料層を所定距離サイドエッチしてボロンが添加された多結晶シリコン膜の表面およびボロンが添加されていない多結晶シリコン膜の一部の表面を露出させる工程と、ヒドラジンを用いて露出されたボロンが添加されていない多結晶シリコン膜を選択的に除去して前記多結晶シリコン膜を複数の転送電極に分割する工程と、前記マスク材料層をエッチング除去する工程と、を含む半導体装置の製造方法。

10 【請求項6】 半導体基板上にゲート絶縁膜、多結晶シリコン膜およびマスク材料層を順次形成する工程と、前記マスク材料層上に選択的に第1のイオン注入マスク材を形成する工程と、該第1のイオン注入マスク材をマスクにしてボロンをイオン注入する工程と、前記第1のイオン注入マスク材をマスクにして前記マスク材料層をエッチング除去するとともに前記第1のイオン注入マスク材直下の前記マスク材料層を所定距離サイドエッチしてボロンが添加された多結晶シリコン膜の表面およびボロンが添加されていない多結晶シリコン膜の一部の表面を露出させる工程と、ヒドラジンを用いて露出されたボロンが添加されていない多結晶シリコン膜を選択的に除去して前記多結晶シリコン膜を複数の転送電極に分割する工程と、前記マスク材料層をエッチング除去する工程と、を含む半導体装置の製造方法。

20 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、電荷結合装置（CCD）や固体撮像素子等の半導体装置の製造方法に関し、特に、電荷転送速度を劣化させずに単層で電荷転送電極を形成しうるようにした半導体装置の製造方法に関する。

【0002】

【従来の技術】 電荷結合装置の開発当初の転送電極構造では、図7に示す単層構造のものも提案されていた。すなわち、同図に示されるように、半導体基板201上に、ゲート酸化膜203を介してポリシリコン等からなる第1電荷転送電極204a、第2電荷転送電極204bを形成したものである。しかし、この電極構造では、第1電荷転送電極と第2電荷転送電極間にはリソグラフィの解像限界（約1～2μm）である距離aが存在し、ここでは電界がかかるため、転送速度が速くなると転送不良が発生する。

40 【0003】 そのため、製品においてこの構造の転送電極が採用されることなく、実際には図8に示す2層ポリシリコン電極構造等の多層電極構造のものが用いられている。2層構造の電荷結合装置では、半導体基板30

1上にゲート酸化膜303を介して第1層ポリシリコンにより第1、第3電荷転送電極304a、304cが、第2層ポリシリコンにより第2、第4電荷転送電極304b、304dが形成されており、これにより前述した転送電極間の電界がかからない距離を十分に小さくすることができ、高速電荷転送が可能となる。

【0004】従来、電荷結合装置の応用素子である固体撮像素子においても、図9に示すように、2層ポリシリコン電極構造が採用されていた。図9(a)は、従来の2次元固体撮像素子のセル部の平面図であり、図9(b)はそのA-A線の断面図である。図9に示すように、p型半導体基板401の表面領域内には、n型の電荷転送領域402、光電変換領域413、p⁺型拡散層414が形成されており、半導体基板上にはゲート酸化膜を介して、第1層ポリシリコンにより第1、第3電荷転送電極404a、404cが、第2層ポリシリコンにより第2、第4電荷転送電極404b、404dが形成されている。その上に層間絶縁膜416を介して光電変換領域413上に開口部417aの形成された金属遮光膜417が被着されている。

【0005】

【発明が解決しようとする課題】上述した従来の2層電極構造では、特に2次元の固体撮像素子において、以下の欠点があった。従来の固体撮像素子では、図9(a)のCに示す部分において、第1層のポリシリコンで形成される第1電荷転送電極404aと第2層のポリシリコンで形成される第3電荷転送電極404bが重なっており、金属遮光膜の材料であるA1のカバレッジがあまりよくないため、光電変換領域の側壁において図9(b)においてDで示すように、未被覆部や薄膜部が発生しやすい。そのため、光がD部より電荷転送領域に侵入して、スミア特性を劣化させる。また、この側壁のポリシリコンが2層に重なっている部分での高さが高いため、そこで反射される光が斜め光として電荷転送領域まで入り込みスミア特性を劣化させていた。また、従来の2層電極構造のものでは、電極を形成するのに2回のポリシリコンの被着、2回のポリシリコン熱酸化工程、2回のフォトリソグラフィ工程が必要となり、工数が多くなるという問題点があった。

【0006】

【課題を解決するための手段】上記問題点を解決するため、本発明によれば、半導体基板(101)上にゲート絶縁膜(103)、多結晶シリコン膜(104)およびマスク材料層(105)を順次形成する工程と、前記マスク材料層上に選択的にイオン注入マスク材(106)を形成する工程と、該イオン注入マスク材をマスクにしてボロンをイオン注入する工程と、前記イオン注入マスク材(106)をマスクにして前記マスク材料層(105)をエッチング除去するとともに前記イオン注入マスク材直下の前記マスク材料層を所定距離サイドエッチしてボロンが添加された多結晶シリコン膜の表面およびボロンが添加されていない多結晶シリコン膜の一部の表面を露出させる工程と、ヒドラジンを用いて露出されたボロンが添加されていない多結晶シリコン膜(107)を選択的に除去して前記多結晶シリコン膜(104)を複数の転送電極(104a～104d)に分割する工程と、前記マスク材料層(105)をエッチング除去する工程と、を含む半導体装置の製造方法が提供される。

【0007】また、本発明によれば、固体撮像素子の製造方法として、半導体基板(101)の表面領域内に光電変換領域(113)および電荷転送領域(102)を形成する工程と、前記半導体基板上にゲート絶縁膜(103)、多結晶シリコン膜(104)およびマスク材料層(105)を順次形成する工程と、前記マスク材料層上に選択的にイオン注入マスク材(106)を形成する工程と、該イオン注入マスク材をマスクにしてボロンをイオン注入する工程と、前記イオン注入マスク材(106)をマスクにして前記マスク材料層(105)をエッチング除去するとともに前記イオン注入マスク材直下の前記マスク材料層を所定距離サイドエッチしてボロンが添加された多結晶シリコン膜の表面およびボロンが添加されていない多結晶シリコン膜の一部の表面を露出させる工程と、ヒドラジンを用いて露出されたボロンが添加されていない多結晶シリコン膜(107)を選択的に除去して前記多結晶シリコン膜を複数の転送電極(104a～104d)に分割する工程と、前記マスク材料層をエッチング除去する工程と、を含む半導体装置の製造方法が提供される。

【0008】

【実施例】次に、本発明の実施例について図面を参照して説明する。図1(a)は、本発明の第1の実施例により形成された2次元固体撮像装置の平面図であり、図1(b)はそのA-A線の断面図である。また、図2(a)～図2(c)乃至図3(a)～図3(c)は、図1(a)のB-B線での断面における本実施例の主要工程断面図である。まず、図2(a)に示すように、p型半導体基板101の表面領域内にn型不純物を拡散して電荷転送領域102を形成する。次に、半導体基板上にゲート酸化膜103を約500Å、ポリシリコン膜104を約5000Å、シリコン塗化膜105を約1000Åの膜厚に順次形成する。

【0009】次に、図2(b)に示すように、将来第1電荷転送電極および第2電荷転送電極となる領域上にフォトレジスト膜106を形成し、このフォトレジスト膜をマスクにボロンを1×10¹⁸cm⁻³程度の濃度になるように添加した後、低温のアニーリング処理によりボロンを活性化する。次に、図2(c)に示すように、フォトレジスト膜106をマスクにしてシリコン塗化膜105をエッチングする。この時、フォトレジスト膜端から約0.4ミクロン程度フォトレジスト直下のシリコン塗

化膜105をサイドエッチし、ボロンが添加されていないノンドープポリシリコン露出領域107を形成する。【0010】次に、3(a)に示すように、残存するシリコン塗化膜105をマスクにヒドラジンとイソプロピルアルコールの混合液でノンドープポリシリコン露出領域107のポリシリコン膜をエッティングして分離溝108を形成し、ポリシリコン膜104を第1電荷転送電極104a、第2電荷転送電極104bおよび第3電荷転送電極104cに分離した後、シリコン塗化膜105を除去する。上記ヒドラジンでの処理において、ボロンが添加されたポリシリコン膜は殆どエッティングされない。ここで、分離溝108の幅は約0.4ミクロン程度が最適である。

【0011】次に、ポリシリコン膜の不要部分を除去するため、該不要部分のポリシリコン膜上にフォトレジスト膜(図示なし)を形成し、このフォトレジスト膜をマスクにボロンを $1 \times 10^{18} \text{ cm}^{-3}$ 以上の濃度になるように添加しフォトレジスト膜を除去した後、低温のアーリング処理によりボロンを活性化する。次いで、再びヒドラジンとイソプロピルアルコールの混合液で処理して不要部分のポリシリコン膜をエッティング除去する。

【0012】次に、図3(b)に示すように、露出しているゲート酸化膜103を除去したのち、酸化性雰囲気中に熱処理を行って各転送電極の表面に膜厚約500Åの熱酸化膜109を形成し、続いて、SOG膜110をスピンドル付と熱処理によって形成して表面を平坦化する。次に、図3(c)に示すように、第1電荷転送電極104a、第3電荷転送電極104c上にコンタクトホール111を形成し、電荷転送のための電圧を供給する金属配線112(金属遮光膜を兼ねる)を形成して装置の形成を完了する。ここで、他の電荷転送電極への転送電圧の供給は装置周辺部(図示せず)から同様に行われる。

【0013】図1に戻って、図1(a)、(b)に示されるように、遮光膜を兼ねる金属配線112には、光電変換領域上において開口部112aが設けられる。図1(b)に示されるように、この受光用開口部において、図9に示した従来例の場合とは異なって転送電極の重なりがないため、開口部の高さを低くすることができる。よって、本実施例の構造により、開口部側壁での反射による電荷転送領域への光の漏れ込みを少なくすることができるとともに金属遮光膜(金属配線)のステップカバレッジを改善することができるため、不完全遮光膜による光の漏れ込みも抑制することができる。したがって、図9に示した従来例の場合に比較してスマート特性を格段に改善することができる。

【0014】図4(a)は、本発明の第2の実施例を説明するための平面図であり、図4(b)および図4(c)は、それぞれ図4(a)におけるA-A線およびB-B線での断面図である。この第2の実施例では、第

1、第3電荷転送電極に転送電圧を供給するための金属配線と遮光膜とを別個の金属膜により形成している。図4(c)において、SOG膜110および熱酸化膜109にコンタクトホール111を形成するまでの工程は第1の実施例の場合と同様であるのでその説明は省略する。

【0015】コンタクトホール111を形成した後、図4(c)に示すように、第1、第3電荷転送電極104a、104cへ電圧を供給するための金属配線115を形成する。この時金属配線115の光電変換領域113寄りの端部は電荷転送電極の端部より十分に内側へ形成される。次に、層間絶縁膜116を形成した後、光電変換領域113上に開口部117aの設けられた金属遮光膜117を形成して装置の形成を完了する。本実施例においても、従来構造と異なり受光用開口部において転送電極が単層であるため、先の実施例の場合と同様にステップカバレッジは良好で同様にスマート特性は改善されている。

【0016】図5、図6は、それぞれ図4に示した本発明の第2の実施例の変更例を示す平面図である。図5の例では、第2、第4電荷転送電極104b、104dが、金属配線115によって転送電圧の供給を受け、第1、第3電荷転送電極104a、104cは、金属遮光膜を兼ねる金属配線112によって転送電圧の供給を受けるように構成されている。第2、第4電荷転送電極104b、104dは、数ブロックおきに金属配線115と接続される。また、図6の変更例では、第1、第3電荷転送電極104a、104cが、金属配線115aによって転送電圧の供給を受け、第2、第4電荷転送電極104b、104dが、金属配線115bによって転送電圧の供給を受けるように構成されており、金属配線115a、115bの上には層間絶縁膜を介して受光領域上に開口部117aの開孔された金属遮光膜117が形成されている。

【0017】以上好ましい実施例について説明したが、本発明はこれら実施例に限定されるものではなく、特許請求の範囲に記載された本願発明の要旨内において各種の変更が可能である。例えば、実施例では、各転送電極間の分離溝を形成した後にポリシリコン膜の不要部分を除去していたが、この方法に代え、分離溝の形成に先立って予め転送電極部以外のポリシリコン膜を除去しておくようにすることができる。また、実施例では、2次元固体撮像素子について説明したが、本発明は、1次元固体撮像素子に対してもさらには一般的な電荷結合装置に対しても適用が可能である。

【0018】

【発明の効果】以上説明したように、本発明の半導体装置の製造方法は、ポリシリコン膜に選択的にボロンをドープするとともにポリシリコン膜を覆うシリコン塗化膜をサイドエッチしてそのサイドエッチ部にノンドープの

ポリシリコン膜を露出させこれをエッチング除去することにより転送電極間の分離を行うものであるので、本発明によれば、電極間距離をフォトリソグラフィ技術の解像度以下の寸法に加工することができるようになる。したがって、本発明によれば、多層構造の転送電極を用いなくとも転送電極間の電界は弱まることとなり、単層の転送電極により十分高速に電荷転送行うことが可能となる。よって、少ない工数により転送効率の良好な電荷転送装置を形成することが可能となり、また、固体撮像素子にあっては、受光用開口部の段差を低くすることができるようになり、転送電極を重ねることにより劣化していたスミア特性を大幅に改善することが可能となる。

【図面の簡単な説明】

【図1】 本発明の第1の実施例により形成された固体撮像素子の平面図と断面図。

【図2】 本発明の第1の実施例を説明するための工程断面図の一部。

【図3】 本発明の第1の実施例を説明するための工程断面図の一部。

【図4】 本発明の第2の実施例を説明するための固体撮像素子の平面図と断面図。

【図5】 本発明の第2の実施例の変更例を説明するための平面図。

【図6】 本発明の第2の実施例の他の変更例を説明するための平面図。

【図7】 第1の従来例の断面図。

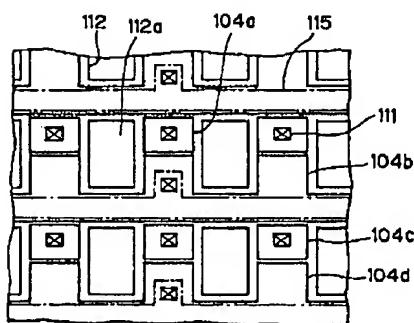
【図8】 第2の従来例の断面図。

【図9】 従来の固体撮像素子の平面図と断面図。

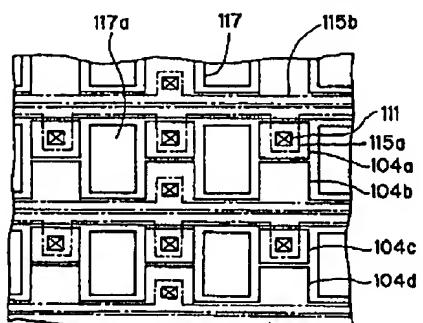
【符号の説明】

10 101、401 p型半導体基板
 201、301 半導体基板
 102、402 電荷転送領域
 103、203、303、403 ゲート酸化膜
 104 ポリシリコン膜
 104a～104d、304a～304d、404a～
 404d 第1～第4電荷転送電極
 204a、204b 第1、第2電荷転送電極
 105 シリコン窒化膜
 106 フォトレジスト膜
 107 ノンドープポリシリコン露出領域
 108 分離溝
 109 熱酸化膜
 110 SOG膜
 111 コンタクトホール
 112 金属配線
 20 112a 開口部
 113、413 光電変換領域
 114、414 p⁺型拡散層
 115、115a、115b 金属配線
 116、416 層間絶縁膜
 117、417 金属遮光膜
 117a、417a 開口部

【図5】

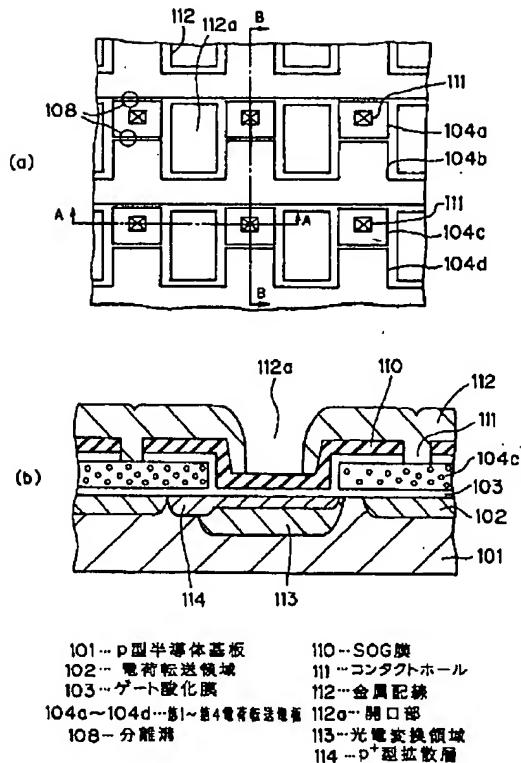


【図6】

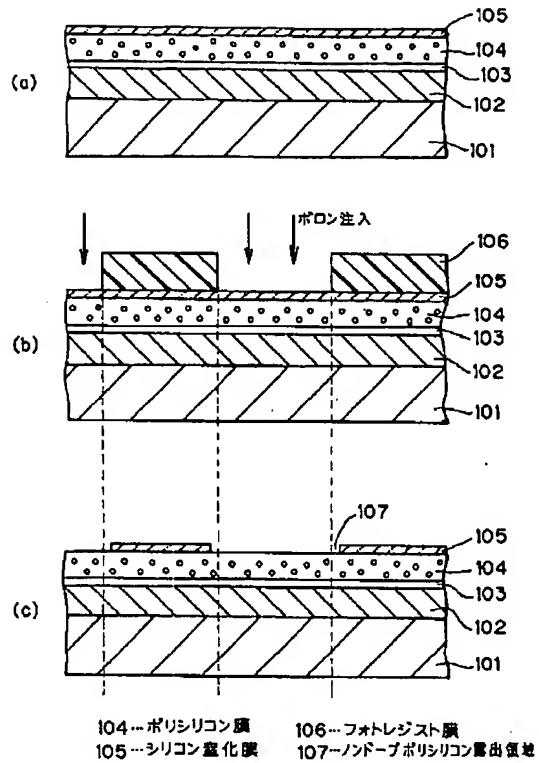


115a, 115b 金属配線

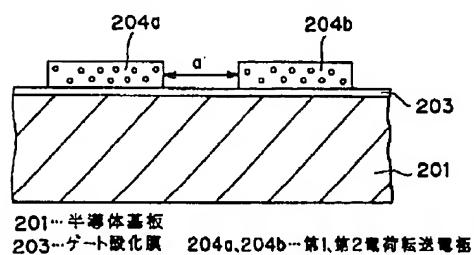
【図1】



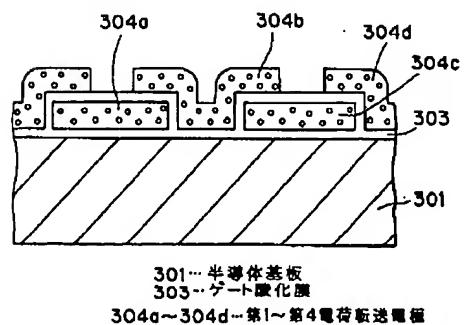
【図2】



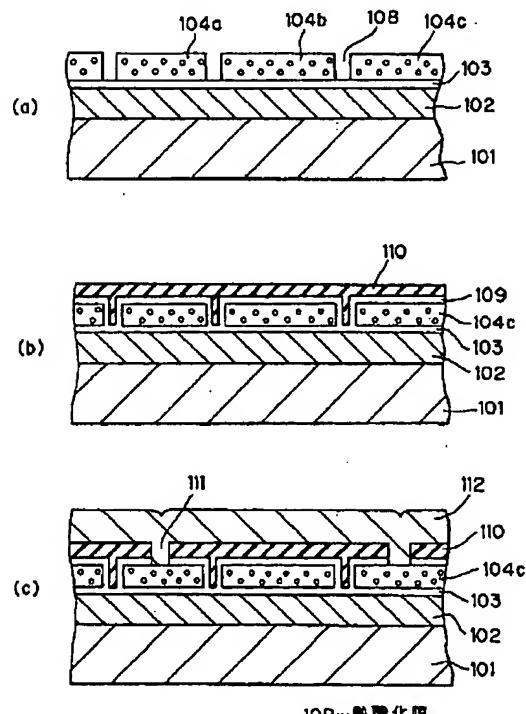
【図7】



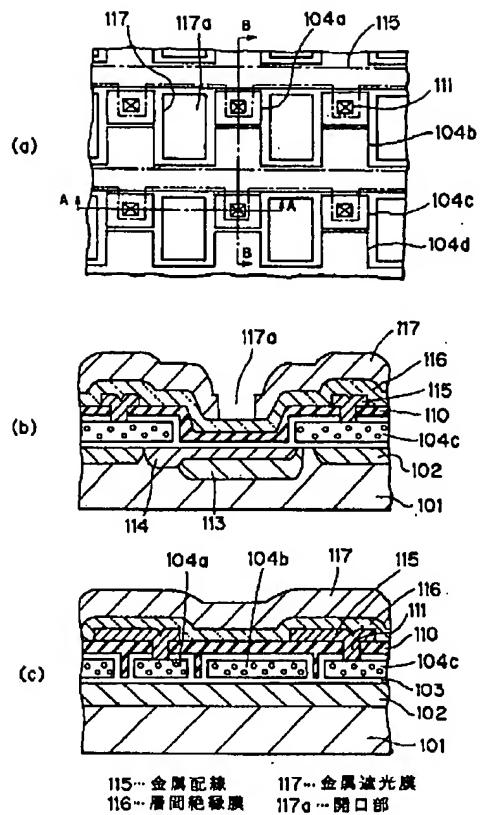
【図8】



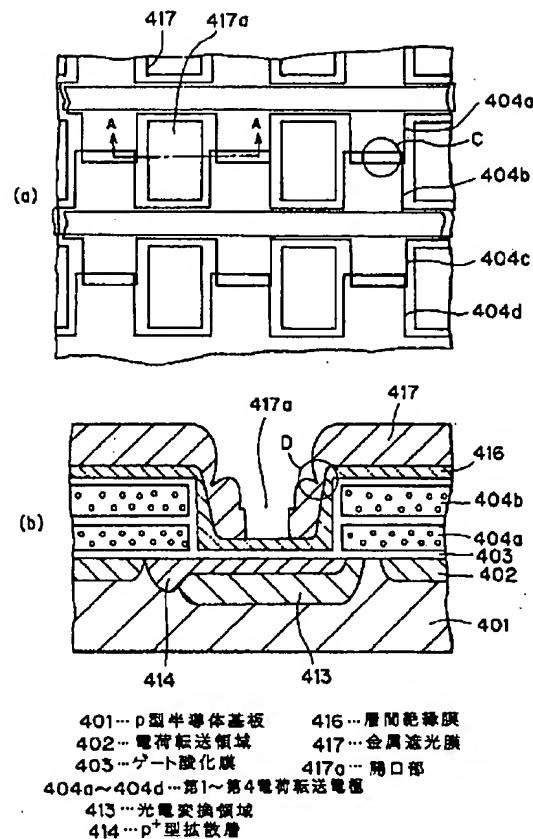
【図3】



【図4】



【図9】



MENU

SEARCH

INDEX

DETAIL

JAPANESE

1 / 1

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-176714

(43)Date of publication of application : 14.07.1995

(51)Int.Cl.

H01L 27/148

(21)Application number : 05-344934

(71)Applicant : NEC CORP

(22)Date of filing : 20.12.1993

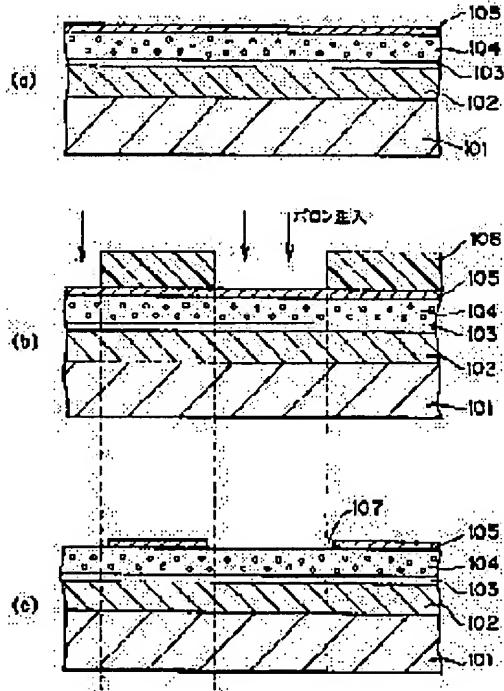
(72)Inventor : AZUMA HIROYASU

(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To realize a one-layer transfer electrode, by forming transfer electrodes with a small space on the same layer, and improve smear characteristics, by lowering a step part at a light-receive opening.

CONSTITUTION: A charge transfer region 102 is formed on a semiconductor substrate 101, and a gate oxide film 103, a non-doped polysilicon film 104, and a silicon nitride film 105 are formed on the substrate (step-a). A photoresist film 106 is formed, and boron ions are implanted with a mask of the photoresist film 106 (step-b). The silicon oxide film 105 is etched with the mask of the photoresist film 106 and further side-etched with a given distance to form a non-doped polysilicon exposed region 107 with a given width (step-c). In this state, the substrate is treated with hydrazine and the non-doped polysilicon film is etched to separate charge transfer electrodes with a minute space. In a solid-state image sensing device, the charge transfer electrodes are used for a transfer charge in a vertical transfer register.



LEGAL STATUS

[Date of request for examination] 09.08.1994

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2571011

[Date of registration] 24.10.1996

[Number of appeal against examiner's decision of

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] Especially this invention relates to the manufacture approach of the semiconductor device which enabled it to form a charge transfer electrode by the monolayer, without degrading a charge transfer rate about the manufacture approach of semiconductor devices, such as charge coupling equipment (CCD) and a solid state image sensor.

[0002]

[Description of the Prior Art] With the transfer electrode structure of the time of development of charge coupling equipment, the thing of the monolayer structure shown in drawing 7 was also proposed. That is, as shown in this drawing, 1st charge transfer electrode 204a which consists of polish recon etc. through gate oxide 203, and 2nd charge transfer electrode 204b are formed on the semi-conductor substrate 201. However, with this electrode structure, since the distance a which is the resolution limit (about 1-2 micrometers) of lithography exists in the 1st charge transfer electrode and the 2nd charge transfer inter-electrode and electric field are not built here, if a transfer rate becomes quick, a poor transfer will occur.

[0003] Therefore, the thing of multilayer electrode structures, such as two-layer polish recon electrode structure which the transfer electrode of this structure is not adopted in a product, and is shown in drawing 8 in fact, is used. With the charge coupling equipment of two-layer structure, on the semi-conductor substrate 301, the 1st and 3rd charge transfer electrodes 304a and 304c are formed of the 1st layer polish recon, the 2nd and 4th charge transfer electrodes 304b and 304d are formed of the 2nd layer polish recon through gate oxide 303, distance which does not require the transfer inter-electrode electric field which this mentioned above can be made small enough, and a high-speed charge transfer is attained.

[0004] Conventionally, also in the solid state image sensor which is an application component of charge coupling equipment, as shown in drawing 9, two-layer polish recon electrode structure was adopted. Drawing 9 (a) is the top view of the cel section of the conventional two-dimensional solid state image sensor, and drawing 9 (b) is the sectional view of the A-A line. As shown in drawing 9, in the surface field of the p type semiconductor substrate 401, they are the charge transfer field 402 of n mold, the photo-electric-conversion field 413, and p+. The mold diffusion layer 414 is formed, on the semi-conductor substrate, through gate oxide, the 1st and 3rd charge transfer electrodes 404a and 404c are formed of the 1st layer polish recon, and the 2nd and 4th charge transfer electrodes 404b and 404d are formed of the 2nd layer polish recon. The metal light-shielding film 417 by which opening 417a was formed on it on the photo-electric-conversion field 413 through the interlayer insulation film 416 is put.

[0005]

[Problem(s) to be Solved by the Invention] With the conventional two-layer electrode structure mentioned above, there were the following faults in a two-dimensional solid state image sensor especially. In the conventional solid state image sensor, 3rd charge transfer electrode 404b formed by the polish recon of the 2nd layer has lapped with 1st charge transfer electrode 404a formed by the polish recon of the 1st layer in the part shown in C of drawing 9 (a). Since the coverage of aluminum which is the ingredient of a metal light-shielding film is not not much good, as D shows drawing 9 (b) in the side attachment wall of a photo-electric-conversion field, it is easy to generate the non-covered section and the thin film section. Therefore, from the D section, light trespasses upon a charge transfer field and degrades a smear property. Moreover, since the height in the part to which the polish recon of this side attachment wall has lapped with two-layer was high, the light reflected there entered to the charge transfer field as a slanting light, and was degrading the smear property. Moreover, in the thing of the conventional two-layer electrode structure, two covering of polish recon, 2 times of polish recon thermal oxidation processes, and 2 times of photolithography processes were needed for forming an electrode, and there was a trouble that a man day increased.

[0006]

[Means for Solving the Problem] The process which carries out sequential formation of gate dielectric film (103), the polycrystalline silicon film (104), and the mask ingredient layer (105) on a semi-conductor substrate (101) according to this invention in order to solve the above-mentioned trouble, The process which forms ion-implantation mask material (106) alternatively on said mask ingredient layer, The process which uses this ion-implantation mask material as a mask, and carries out the ion implantation of the boron, While using said ion-implantation mask material (106) as a mask and carrying out etching removal of said mask ingredient layer (105) The process at which some front faces of the polycrystalline silicon film with which the front face and boron of the polycrystalline silicon film with which the predetermined distance side etch of said mask ingredient layer directly under said ion-implantation mask material was carried out, and boron was added are not added are exposed, The process which removes alternatively the polycrystalline silicon film (107) with which the boron exposed using the hydrazine is not added, and divides said polycrystalline silicon film (104) into two or more transfer electrodes (104a-104d), The manufacture approach of a semiconductor device including the process which carries out etching removal of said mask ingredient layer (105) is offered.

[0007] Moreover, the process which forms a photo-electric-conversion field (113) and a charge transfer field (102) in the surface field of a semi-conductor substrate (101) as the manufacture approach of a solid state image sensor according to this invention, The process which carries out sequential formation of gate dielectric film (103), the polycrystalline silicon film (104), and the mask ingredient layer (105) on said semi-conductor substrate, The process which forms ion-implantation mask material (106) alternatively on said mask ingredient layer, The process which uses this ion-implantation mask material as a mask, and carries out the ion implantation of the boron, While using said ion-implantation mask material (106) as a mask and carrying out etching removal of said mask ingredient layer (105) The process at which

some front faces of the polycrystalline silicon film with which the front face and boron of the polycrystalline silicon film with which the predetermined distance side etch of said mask ingredient layer directly under said ion-implantation mask material was carried out, and boron was added are not added are exposed. The process which removes alternatively the polycrystalline silicon film (107) with which the boron exposed using the hydrazine is not added, and divides said polycrystalline silicon film into two or more transfer electrodes (104a-104d). The manufacture approach of a semiconductor device including the process which carries out etching removal of said mask ingredient layer is offered.

[0008]

[Example] Next, the example of this invention is explained with reference to a drawing. Drawing 1 (a) is the top view of the two-dimensional solid state camera formed of the 1st example of this invention, and drawing 1 (b) is the sectional view of the A-A line. Moreover, drawing 2 (a) - drawing 2 (c) thru or drawing 3 (a) - drawing 3 (c) are the main process sectional views of this example in the cross section in the B-B line of drawing 1 (a). First, as shown in drawing 2 (a), in the surface field of the p type semiconductor substrate 101, n mold impurity is diffused and the charge transfer field 102 is formed. Next, on a semi-conductor substrate, about 500A and the polish recon film 104 are carried out at about 5000A, and sequential formation of the silicon nitride 105 is carried out for gate oxide 103 at about 1000A thickness.

[0009] Next, as shown in drawing 2 (b), it is alike on the field which will become the 1st charge transfer electrode and the 2nd charge transfer electrode in the future, and the photoresist film 106 is formed, and after adding so that it may become a mask about this photoresist film and may become about [1x1018cm -] three concentration about boron, boron is activated by low-temperature annealing processing. Next, as shown in drawing 2 (c), the photoresist film 106 is used as a mask and the silicon nitride 105 is etched. At this time, the side etch of about 0.4 microns of the silicon nitrides 105 directly under a photoresist is carried out from a photoresist membrane end, and the non dope polysilicon contest exposed region 107 where boron is not added is formed.

[0010] Next, as shown in 3 (a), after etching the polish recon film of the non dope polysilicon contest exposed region 107 into a mask for the silicon nitride 105 which remains with the mixed liquor of a hydrazine and isopropyl alcohol, forming the separation slot 108 and dividing the polish recon film 104 into 1st charge transfer electrode 104a, 2nd charge transfer electrode 104b, and 3rd charge transfer electrode 104c, the silicon nitride 105 is removed. In processing by the above-mentioned hydrazine, most polish recon film with which boron was added is not etched. Here, the width of face of the separation slot 108 has optimal about 0.4 microns.

[0011] Next, in order to remove the garbage of the polish recon film, after forming the photoresist film (with no illustration) on the polish recon film of this garbage, adding so that it may become a mask about this photoresist film and may become three or more [1x1018cm -] concentration about boron and removing the photoresist film, boron is activated by low-temperature annealing processing. Subsequently, it processes with the mixed liquor of a hydrazine and isopropyl alcohol again, and etching removal of the polish recon film of a garbage is carried out.

[0012] Next, as shown in drawing 3 (b), after removing the exposed gate oxide 103, it heat-treats in an oxidizing atmosphere, and the thermal oxidation film 109 of about 500A of thickness is formed in the front face of each transfer electrode, then the SOG film 110 is formed by spin ** and heat treatment, and flattening of the front face is carried out. Next, as shown in drawing 3 (c), a contact hole 111 is formed on 1st charge transfer electrode 104a and 3rd charge transfer electrode 104c, the metal wiring 112 (it serves as a metal light-shielding film) which supplies the electrical potential difference for a charge transfer is formed, and formation of equipment is completed. Here, supply of the transfer electrical potential difference to other charge transfer electrodes is similarly performed from an equipment periphery (not shown).

[0013] It returns to drawing 1, and as shown in drawing 1 (a) and (b), opening 112a is prepared on a photo-electric-conversion field at the metal wiring 112 which serves as a light-shielding film. Since there is no lap of a transfer electrode in this opening for light-receiving unlike the case of the conventional example shown in drawing 9 as shown in drawing 1 (b), the height of opening can be made low. Therefore, since the step coverage of a metal light-shielding film (metal wiring) is improvable with the structure of this example while being able to lessen a leakage lump of the light to the charge transfer field by reflection with an opening side attachment wall, a leakage lump of the light by the imperfect light-shielding film can also be controlled. therefore, as compared with the case of the conventional example shown in drawing 9, a smear property can be boiled markedly and it can improve.

[0014] Drawing 4 (a) is a top view for explaining the 2nd example of this invention, and drawing 4 (b) and drawing 4 (c) are the sectional views in the A-A line and B-B line in drawing 4 (a), respectively. In this 2nd example, metal wiring for supplying a transfer electrical potential difference to the 1st and 3rd charge transfer electrode and a light-shielding film are formed by the separate metal membrane. In drawing 4 (c), since the process until it forms a contact hole 111 in the SOG film 110 and the thermal oxidation film 109 is the same as that of the case of the 1st example, the explanation is omitted.

[0015] After forming a contact hole 111, as shown in drawing 4 (c), the metal wiring 115 for supplying an electrical potential difference to the 1st and 3rd charge transfer electrodes 104a and 104c is formed. At this time, the edge of the photo-electric-conversion field 113 approach of the metal wiring 115 is fully formed in the inside from the edge of a charge transfer electrode. Next, after forming an interlayer insulation film 116, the metal light-shielding film 117 by which opening 117a was prepared on the photo-electric-conversion field 113 is formed, and formation of equipment is completed. In this example, conventionally, unlike structure, since a transfer electrode is a monolayer in opening for light-receiving, like the case where it is a previous example, step coverage is good and the smear property improves similarly.

[0016] Drawing 5 and drawing 6 are the top views showing the example of modification of the 2nd example of this invention shown in drawing 4, respectively. The 2nd and 4th charge transfer electrodes 104b and 104d receive supply of a transfer electrical potential difference with the metal wiring 115, and the 1st and 3rd charge transfer electrodes 104a and 104c consist of examples of drawing 5 so that the metal wiring 112 with which it serves as a metal light-shielding film may receive supply of a transfer electrical potential difference. The 2nd and 4th charge transfer electrodes 104b and 104d are connected with the metal wiring 115 at intervals of several blocks. In the example of modification of drawing 6, moreover, the 1st and 3rd charge transfer electrodes 104a and 104c Metal wiring 115a receives supply of a transfer electrical potential difference. 2nd and 4th charge transfer electrode 104b, 104d is constituted so that metal wiring 115b may receive supply of a transfer electrical potential difference, and after the metal wiring 115a and 115b, the metal light-shielding film 117 by which opening 117a was punctured on the light-receiving field is formed through the interlayer insulation film.

[0017] Although the desirable example was explained above, various kinds of modification is possible for this invention in the summary of the invention in this application which is not limited to these examples and indicated by the claim. For example, although the garbage of the polish recon film was removed in the example after forming an each transfer inter-electrode separation slot, it replaces with this

approach and polish recon film other than the transfer polar zone can be beforehand removed in advance of formation of a separation slot. Moreover, although the two-dimensional solid state image sensor was explained, this invention is applicable in the example, also to still more common charge coupling equipment also to a 1-dimensional solid state image sensor.

[0018]

[Effect of the Invention] As explained above, since the manufacture approach of the semiconductor device of this invention performs transfer inter-electrode separation by carrying out the side etch of the wrap silicon nitride for the polish recon film, exposing the polish recon film of a non dope in the side etch section, and carrying out etching removal of this while doping boron alternatively on the polish recon film, according to this invention, it can process inter-electrode distance into the dimension below the resolution of a photolithography technique. therefore, the thing which according to this invention transfer inter-electrode electric field become weaker even if it does not use the transfer electrode of multilayer structure -- being lost -- the transfer electrode of a monolayer -- enough -- a high speed -- charge transfer **** -- things become possible. Therefore, if it becomes possible to form charge transfer equipment with good transfer efficiency by the small man day and is in a solid state image sensor, the level difference of opening for light-receiving can be made low now, and it becomes possible to improve sharply the smear property of having deteriorated by piling up a transfer electrode.

[Translation done.]